PAT-NO:

JP363261775A

DOCUMENT-IDENTIFIER:

JP 63261775 A

TITLE:

SEMICONDUCTOR LASER AND MANUFACTURE THEREOF

PUBN-DATE:

October 28, 1988

INVENTOR-INFORMATION:

NAME

MOROFUJI, TAKESHI TAKEUCHI, HIDEO YAMANAKA, HARUYOSHI

ASSIGNEE-INFORMATION:

NAME

MATSUSHITA ELECTRIC IND CO LTD

COUNTRY

N/A

APPL-NO:

JP62096529

APPL-DATE:

April 20, 1987

INT-CL (IPC): H01S003/18

US-CL-CURRENT: 372/43

#### ABSTRACT:

PURPOSE: To reduce a reflectivity and to contrive a reduction in noise due to a reflected light, by a method wherein a protective film is applied to the end surfaces of a laser chip, the part sending out laser is covered with a resist and part of the protective film on a region, from where return light is reflected, is selectively etched to make the film thin.

CONSTITUTION: A semiconductor laser substrate is, for example, divided into two of a GaAs substrate 10 and a grown  $\underline{layer}$  part 18 and at the same time, cleavage surfaces 19 are each formed on both sides of the  $\underline{laser}$  substrate. An Al<SB>2</SB>0<SB>3</SB> film is formed on the cleavage surfaces of this laser substrate as a <u>protective film</u> 20. Then, a region extending from over the part 18 to a part on the substrate 10 is covered with a resist 21 and moreover, a protective film part, which is not covered with the resist 21, is etched with an HF etching liquid to make thin the film thickness to a degree of about half. The resist is removed and when a secondary cleavage is performed, a GaAlAs laser chip is completed.

COPYRIGHT: (C) 1988, JPO& Japio

# 19日本国特許庁(IP)

⑪特許出願公開

# ⑫ 公 開 特 許 公 報 (A)

昭63-261775

⑤Int Cl.4

識別記号

庁内整理番号

❸公開 昭和63年(1988)10月28日

H 01 S 3/18

7377-5F

審査請求 未請求 発明の数 2 (全4頁)

半導体レーザ装置およびその製造方法

> 创特 頤 昭62-96529

23出 願 昭62(1987)4月20日

⑫発 明 者 師 腇

銉

大阪府門真市大字門真1006番地 松下電器産業株式会社内

大阪府門真市大字門真1006番地 松下電器產業株式会社内

⑫発 明 者 竹 ⑫発 明 者 Ш

英 雄 晴

大阪府門真市大字門真1006番地 松下電器產業株式会社内

中 義 ①出 頭 人 松下電器産業株式会社

大阪府門真市大字門真1006番地

外1名

邳代 理 人 弁理士 中尾 敏 男

内

皗 細

## 1、発明の名称

半導体レーザ装置およびその製造方法

## 2、特許請求の範囲

- (1) 半導体レーザ素子基板の光取出面部分とこれ に隣接する面部分の上を覆り保護膜の厚みが、 光取出面部分の上で厚く、一方、隣接面部分の 上で海くなる関係で階段的に変化していること を特徴とする半導体レーザ装備。
- (2) 隣接面部分が戻り光を反射する面部分である ことを特徴とする特許請求の範囲第1項に記載 の半導体レーザ装置。
- (3) 半導体レーザ素子基板の光取出面部分が位置 する面上に所定の厚みの保護膜を形成する工程 と前記光取出面部分を除く面部分上の保護膜を エッチングしてその膜厚を放少させる工程を経 て光取出面が位置する面上に膜厚が階段的に変 化する保護膜を形成することを特徴とする半導 体レーザ装置の製造方法。

# 3、発明の詳細な説明

#### 産業上の利用分野

本発明は、小型で堅牢、光の彼長純度および空 間均一性に優れた半導体レーザに関する。

### 従来の技術

現在コンパクトディスク(CD)やビデォディ スク(VD)では、現在のところ、そのピックァ ップ方式の大半を3ピーム方式が占めている。こ の3ピーム方式では、ディスクで反射した戻り光 が、半導体レーザ端面で反射され、戻り光ノイズ が問題となってくる。現在用いられている方式で は、第2図に示すように、レーザチップ1から出 射されピームスプリッタ2で分離されたトラッキ ング追従用のピームが、ディスク3の面で反射さ れレーザチップ端面の発光点から40~130μm の所(▲点)に戻ってきて、さらに反射し本来の ピームと干渉を起とし、トラッキングノイズとな る。なお、図中4はハーフミラー、5は集光レン メそして6はフォトダイオード(PD)である。

とのようなノイズを防止するために、従来は、 主に次の2つの方法が取られていた。

すなわち、第1の方法は、第3図 a に示すよりに、保護膜のコーティングを行なったレーザチップ1を、ペースでに取りつけた後、レーザチップ端面の光が戻る所( A 点)にインク等の光吸収体8を強り、戻り光を吸収させる方法である。

第2の方法は、第3図りで示すように、保護膜のコーティング段階で、保護膜源(例えば A ℓ 2 0 3 源)9とレーザチップ1の端面とを対向させ、この間遮蔽物を置くこと、あるいは両者間に相対的な傾きを付与することなどの対策を施すことによって膜厚分布を付与する方法である。

#### 発明が解決 しようとする問題点

しかしながら、レーザチップ1の端面のサイズは100×260 μm² 程度の大きさであり、第1の方法を適用した場合、光吸収体を精度よく塗ることが困難であるばかりでなく、塗布に多大な労力と時間を要する。一方、第2の方法、すなわち、保護膜のコーティング時に膜厚分布を付与する方法では、ばらつきが非常に大きくなり、十分な効果が得られなかった。

装置を製造する過程を示す図であり、先ず、周知 の液相エピタキシャル法によって、 第1回aで 示す半導体レーザ構造をウエハー内に形成する。 との半導体レーザ構造は、 p形 GaAs 基板 1 Oの 上に、電流狭窄層11、p形 GaA gas クラッド層 12、活性層13、n形 GaA las 層クラッド層 14およびコンタクト層18を形成したものであ り、各層の A.C.A.S 混晶比は、X = O , O.6, O.O.S. 0.5,0.04、また、各層の膜厚は、1.0,0.2, O.O 8 , 2.O , 2.O μm程度である。なお、 n 側 電極18は Au-Ge あるいは Au 真空蒸磨し、 劈開の目安となるパターンを形成する。p側電極 17は、劈開を容易にするために基板厚みを100 μm程度としてから Δu-Znを真空蒸磨し、さら に高温処理を施してオーミック電極を形成する。 とののち、キャピティ長を230 μπ 程度に定め て、ウエハーを一次劈開する。

第1図りはとのようにして形成された半導体レーザ基板を模式的に示した図であり、半導体レーザ基板は、 Gals 基板1 Oと成長層部分1 8 とに

問題点を解決するための手段

本発明は、前記問題点を解決することができる 半導体レーザ装置とこれを製造する方法を提供するものであり、レーザチップの端面に反射率分布を付与し、反射光によるノイズを低減した構造の 半導体レーザ装置と、これを精度よく、かつ端面で がする保護膜のコーティング後にレーザ発光部 (活性層領域・成長層領域)側をレジストで覆い、 戻り光が反射する領域の保護膜( A ℓ 2 0 5 膜)の一 部を選択的にエッチングして薄くし、戻り光が反射する領域の反射率を低波する方法を特徴とする。

作用

本発明の半導体レーザ装置では、戻り光がチップ端面で吸収され、主ビームとの干渉が排除される。

#### 寒 施 例

以下に図面を参照して本発明を詳しく説明する。 第1図は、本発明にかかる GAA ØAS 半導体レーザ

以上の過程を経て、反射率を異らせる膜厚分布が付与された半導体レーザ基板上のレジストを除去したのち、二次劈開を施すことにより、本発明にかかるGAABABレーザチップが完成する。

なお、以上の説明では GaA & As 系結晶を例示したが、本発明は、例の結晶材料からなる半導体レーザ装置にも適用可能である。

#### 発明の効果

本発明の半導体レーザ装置は、劈開面上を覆り 保護膜の厚みを、戻り光が反射しうる領域上で薄くすることによってこの領域の反射率を低下させたものであり、主ビームと反射光との干渉を抑え、ノイズを低減させる効果を奏する。また、この構造は、通常の工程に保護膜の選択エッチング工程を追加することで実現可能であり、しかも高い精度で膜厚分布を付与することができるため、確実にノイズ低減をはかることができる。

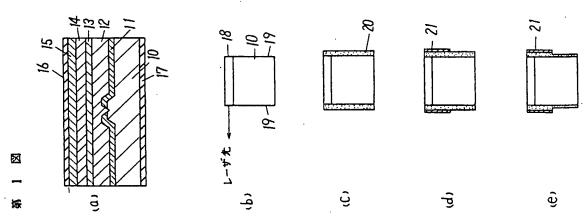
#### 4、図面の簡単な説明

第1図 a ~ e は本発明の半導体レーザ装置を製作する過程を示す図、第2図は3ビーム方式を説明するための図、第3図 a および b は、ノイメ防止のために従来採用されていた方式を説明するための図である。

1 …… レーザチップ、2 …… ピームスプリッタ、3 ……ディスク、4 ……ハーフミラー、5 ……集 光レンズ、6 ……フォトダイオード、1 O …… p 形 GaAs 基板、1 1 …… 電硫狹窄層、1 2 …… p 形 GaAlas クラッド層、13……活性層、14…… n 形 GaAlas クラッド層、15……コンタクト層、16,17……電極、18……成長層部分、19……劈開面、20……保護膜(Al2O<sub>5</sub>)、21……フォトレジスト。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

11 -- 管流 株 年 届 12 -- 信流 株 年 届 12 -- GaARAS フラッド福(P) 13 -- 計 性 格 4 -- GaARAS フラッド福(N) 15 -- コンタクト 福 16 -- 概 被 17 -- 配 極 17 -- 配 極 18 -- 城 根 面 毎 分 19 -- 第 題 面



7 - ベース 8 - 七 収 収 体 9 - 保 護 膜 源

第 2 図

